

Translation of JP2000-287373A: from paragraph [0046] to [0048] (page 7), Fig. 1 to Fig. 5 (page 8 to page 9), and Fig. 12 (page 10) of the specification.

[0046]

An example of optimum configuration in the preferred embodiment 6 in the case of using an electric double-layer capacitor for each capacitor will be described in the following. For example, suppose that a capacitor storage device with 9 capacitors connected in 3-series 3-parallel fashion, then as a connection method for the adjusting capacitor, switch means, voltage detecting circuit and the like described above, a method as shown in Fig. 12 (a), (b) can be considered. However, in Fig. 12, for simplifying the illustration, the adjusting capacitor and the like are shown in one block. Fig. 12 (a) shows the one with the adjusting capacitor and the like connected every capacitor, and Fig. 12 (b) shows the one with them connected every series-connected stage of capacitors connected in parallel fashion.

[0047]

The method of (b) is, as compared with the method of (a), capable of reducing the number of adjusting capacitors and the like, and in addition, it is capable of reducing the required capacity of the adjusting capacitor by controlling the capacity deviation of the capacitor described earlier by formulas (1) to (3), that is, by allotting the connecting positions taking into account the capacity deviation of each capacitor so that the combined capacity deviation between capacitor groups connected in parallel fashion to each other becomes smaller than the capacity deviation of each capacitor.

[0048]

And, as for the application to an electric double-layer capacitor, it has been found that the method of (b) is very preferable in addition to the above-mentioned advantage. That is, in the inside structure of an electric double-layer capacitor, in order to keep as small as possible the electric resistance between the aluminum electrode and the electrode sheet formed of an activated carbon sheet and the contact resistance or the like between activated carbon particles, it is necessary to apply pressures to the contact surfaces thereof. In this case, a cylindrical capacitor is able to maintain the pressure by applying tensile forces when it is wound, while in the case of a rectangular laminated type capacitor it is necessary to externally apply pressures via a spring or the like.

[Fig. 2]

Voltage Time

Voltage Time

[Fig. 4]

Voltage Time

[Fig. 1]

1: Stable current source 9, 10: Adjusting capacitor

2: Discharge resistance 11, 12: Electronic switch

5, 6: Capacitor 13, 14: Diode

7, 8: Voltage detector

[Fig. 3]

15: Voltage detector

16: Relay

[Fig. 5]

Voltage Time

[Fig. 12]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-287373  
(P2000-287373A)

(43) 公開日 平成12年10月13日 (2000. 10. 13)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード(参考)

H 0 2 J 7/02

H 0 2 J 7/02

H 5 G 0 0 3

H 0 1 G 9/155

H 0 1 G 9/00

3 0 1 Z

審査請求 未請求 請求項の数 7 O L (全 11 頁)

(21) 出願番号

特願平11-88863

(22) 出願日

平成11年 3 月30日 (1999. 3. 30)

(71) 出願人 390022460

株式会社指月電機製作所

兵庫県西宮市大社町10番45号

(72) 発明者 六藤 孝雄

兵庫県西宮市大社町10番45号 株式会社指月電機製作所内

(74) 代理人 100093562

弁理士 児玉 俊英

Fターム(参考) 5G003 AA01 BA03 CA02 CA14 CC04

DA07 DA12 EA09 GA02 GA10

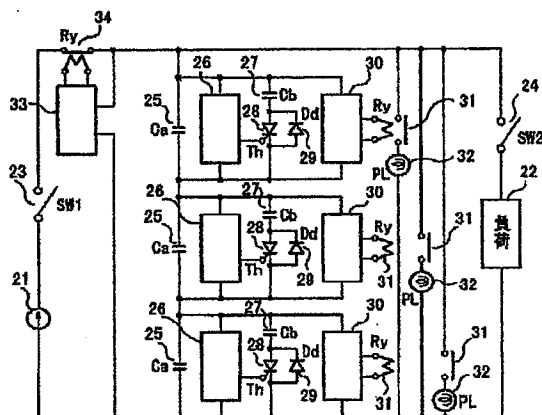
GC06

(54) 【発明の名称】 コンデンサ蓄電装置

(57) 【要約】

【課題】 充電時の電力損失が小さく、装置を構成する各コンデンサを定格電圧まで有効に充電することができるとともに、劣化したコンデンサを確実に検出することができるコンデンサ蓄電装置を得ることを目的とする。

【解決手段】 直列接続されたコンデンサ25 (Ca) 毎に第1の電圧検出回路26と第2の電圧検出回路30とを接続する。そして、充電動作時、コンデンサ25の電圧が定格電圧に達すると、第1の電圧検出回路26がこれを検出してサイリスタ素子28をオンさせ調整コンデンサ27 (Cb) が投入される。その後、コンデンサ25の電圧が定格電圧を越え、それが所定の時間継続すると第2の電圧検出回路30がこれを検出してリレー31の接点をオンとし動作表示灯32が点灯して当該コンデンサ25の容量劣化を外部に表示する。



21: 定電流源

25: コンデンサ

26: 第1の電圧検出回路

27: 調整コンデンサ

28: サイリスタ素子

29: ダイオード

30: 第2の電圧検出回路

31: リレー

32: 動作表示灯

【特許請求の範囲】

【請求項1】 複数のコンデンサを直列に接続し、この直列接続体に定電流源を接続して上記コンデンサを充電するコンデンサ蓄電装置において、上記コンデンサ毎に設けられその端子間電圧を検出しこの検出電圧が所定の第1の規定電圧に達すると検出信号を出力する第1の電圧検出手段、上記コンデンサ毎の端子間に接続された、調整コンデンサとスイッチ手段との直列接続体、および上記コンデンサ毎に設けられその端子間電圧を検出しこの検出電圧が所定の第2の規定電圧に達すると検出信号を出力する第2の電圧検出手段を備え、

充電動作時、上記第1の電圧検出手段から検出信号が出力されると当該第1の電圧検出手段が接続されたスイッチ手段を閉路することにより、上記直列接続された各コンデンサ群の最大充電電荷量の均一化を可能とするとともに、上記第2の電圧検出手段から検出信号が出力されると当該第2の電圧検出手段が接続されたコンデンサが容量劣化していると判定するようにしたことを特徴とするコンデンサ蓄電装置。

【請求項2】 第1および第2の規定電圧を同一値とし、第2の電圧検出手段の検出信号の出力応答を第1の電圧検出手段の検出信号の出力応答より遅くしたことを特徴とする請求項1記載のコンデンサ蓄電装置。

【請求項3】 コンデンサの端子間電圧を分圧器を介して検出するものとし、第1および第2の電圧検出手段は上記分圧器を共用するようにしたことを特徴とする請求項2記載のコンデンサ蓄電装置。

【請求項4】 第2の電圧検出手段からの検出信号により容量劣化と判定したコンデンサを他のコンデンサと識別可能に表示するコンデンサ劣化表示手段を備えたことを特徴とする請求項1ないし3のいずれかに記載のコンデンサ蓄電装置。

【請求項5】 全ての第1の電圧検出手段から検出信号が出力されたとき定電流源とコンデンサ群とを切り離す充電回路開放手段を備えたことを特徴とする請求項1ないし4のいずれかに記載のコンデンサ蓄電装置。

【請求項6】 第2の電圧検出手段からの検出信号により定電流源とコンデンサ群とを切り離す充電回路開放手段を備えたことを特徴とする請求項1ないし5のいずれかに記載のコンデンサ蓄電装置。

【請求項7】 コンデンサの直列接続体の電圧を検出し、この検出電圧が所定の上限値を越えると定電流源とコンデンサ群とを切り離す充電回路開放手段を備えたことを特徴とする請求項1ないし6のいずれかに記載のコンデンサ蓄電装置。

【発明の詳細な説明】

$$\begin{aligned} V_1 - V_2 &= \Delta V \\ I_2 &= V_2 / R \\ I_1 &= V_1 / R = (V_2 + \Delta V) / R = V_2 / R + \Delta V / R \end{aligned}$$

【0001】

【発明の属する技術分野】 この発明は、複数のコンデンサを直列に接続して構成されるコンデンサ蓄電装置に係り、特にその充電方式、更にそのコンデンサの劣化検出方式に関するものである。

【0002】

【従来の技術】 最近、充放電特性に優れた大容量コンデンサとして電気二重層コンデンサが注目されている。しかるに、この電気二重層コンデンサは単器の電圧は低く、実用的な電圧定格のコンデンサ蓄電装置として使用するには複数個直列に接続して構成する必要がある。図14は、簡単に、2個のコンデンサを直列に接続してなるコンデンサ蓄電装置を示す回路構成図である。図において、スイッチS1を閉じると、定電流源からコンデンサC1とC2との直列接続体に一定の電流が流れて両コンデンサC1、C2が充電される。充電が終了すると、スイッチS1を開き、スイッチS2を閉じるとコンデンサC1、C2から負荷である放電抵抗に電流が放電される。

【0003】 図15はこの場合のコンデンサC1、C2の充放電特性を示す。時間t1にて定電流でコンデンサC1およびC2が充電されると、各コンデンサC1およびC2の電圧は、パターンP1およびP2に従って上昇し、時間t2にて電圧E1およびE2になる。時間t2にて電圧E1とE2とが異なるのはコンデンサC1とC2との静電容量に差があるためである。時間t2から放電すると時間t3にて両コンデンサC1、C2の電圧は元の零に戻る。

【0004】 直列に接続したコンデンサを定電流で充電していくと、相対的に静電容量が小さいコンデンサ、図15の例では、コンデンサC1がその定格電圧E1に先に到達し、時間t2で充電を終了させることになるが、この時の全体の充電電圧はE1+E2となり、両コンデンサが共に定格電圧E1まで充電された場合の電圧2・E1よりE1-E2(=2・E1-(E1+E2))だけ低くなり蓄電装置としての利用率が低くなる。もし、コンデンサC2の充電が同じ電圧E1まで同時に充電できれば、図16に示すように、その利用率が高くなる。

【0005】 図17は、抵抗Rを分圧抵抗として使用することにより、静電容量偏差のあるコンデンサC1とC2とを同時に定格電圧まで充電することが可能な従来のコンデンサ蓄電装置を示す回路構成図である。図において、スイッチS1を閉じて定電流源から電流値Iでコンデンサ蓄電装置を充電すると、コンデンサC1、C2の電圧をV1、V2とした場合、分圧抵抗Rに流れる電流I1、I2には次の関係式が成り立つ。

$$= I_2 + \Delta V / R$$

【0006】ここで、 $V_1 - V_2 = \Delta V > 0$ とすると、コンデンサC1に接続された分圧抵抗Rへの分流 $I_1$ がコンデンサC2に接続された分圧抵抗Rへの分流 $I_2$ より $\Delta V / R$ 分増大する。定電流源からは一定の電流が供給されるので、結果として、コンデンサC1への充電電流がコンデンサC2のそれより減少し、分圧抵抗Rは両コンデンサC1、C2の電圧を均一化する働きをする訳である。

【0007】

【発明が解決しようとする課題】従来のコンデンサ蓄電装置は以上のように構成されており、何ら対策を施さなければ、直列に接続されるコンデンサの静電容量の偏差のために蓄電装置としての利用率が低くなる。また、分圧抵抗を用いて各コンデンサの充電電圧を均一化する方式のものでは、その分圧抵抗に常時電流を分流するので、電力損失が大きくなるという問題点があった。また、充放電を繰り返している内に、1個のコンデンサが劣化してその容量抜けが生じて、コンデンサは複数個直列に接続されているため、劣化したコンデンサを判別することが困難であった。

【0008】この発明は以上のような問題点を解消するためになされたもので、充電時の電力損失が小さく、装置を構成する各コンデンサを定格電圧まで有効に充電することができるとともに、劣化したコンデンサを確実に検出することができるコンデンサ蓄電装置を得ることを目的とする。

【0009】

【課題を解決するための手段】この発明に係るコンデンサ蓄電装置は、複数のコンデンサを直列に接続し、この直列接続体に定電流源を接続して上記コンデンサを充電するコンデンサ蓄電装置において、上記コンデンサ毎に設けられその端子間電圧を検出しこの検出電圧が所定の第1の規定電圧に達すると検出信号を出力する第1の電圧検出手段、上記コンデンサ毎の端子間に接続された、調整コンデンサとスイッチ手段との直列接続体、および上記コンデンサ毎に設けられその端子間電圧を検出しこの検出電圧が所定の第2の規定電圧に達すると検出信号を出力する第2の電圧検出手段を備え、充電動作時、上記第1の電圧検出手段から検出信号が出力されると当該第1の電圧検出手段が接続されたスイッチ手段を閉路することにより、上記直列接続された各コンデンサ群の最大充電電荷量の均一化を可能とするとともに、上記第2の電圧検出手段から検出信号が出力されると当該第2の電圧検出手段が接続されたコンデンサが容量劣化していると判定するようにしたものである。

【0010】また、この発明に係るコンデンサ蓄電装置は、その第1および第2の規定電圧を同一値とし、第2の電圧検出手段の検出信号の出力応答を第1の電圧検出手段の検出信号の出力応答より遅くしたものである。

【0011】また、この発明に係るコンデンサ蓄電装置は、そのコンデンサの端子間電圧を分圧器を介して検出するものとし、第1および第2の電圧検出手段は上記分圧器を共用するようにしたものである。

【0012】また、この発明に係るコンデンサ蓄電装置は、その第2の電圧検出手段からの検出信号により容量劣化と判定したコンデンサを他のコンデンサと識別可能に表示するコンデンサ劣化表示手段を備えたものである。

【0013】また、この発明に係るコンデンサ蓄電装置は、その全ての第1の電圧検出手段から検出信号が出力されたとき定電流源とコンデンサ群とを切り離す充電回路開放手段を備えたものである。

【0014】また、この発明に係るコンデンサ蓄電装置は、その第2の電圧検出手段からの検出信号により定電流源とコンデンサ群とを切り離す充電回路開放手段を備えたものである。

【0015】また、この発明に係るコンデンサ蓄電装置は、そのコンデンサの直列接続体の電圧を検出し、この検出電圧が所定の上限值を越えると定電流源とコンデンサ群とを切り離す充電回路開放手段を備えたものである。

【0016】

【発明の実施の形態】実施の形態1. 図1はこの発明の実施の形態1におけるコンデンサ蓄電装置を示す回路構成図である。図において、1は定電流源で、ここでは充電電流を一定値に制限する手段を備えた電圧源も含む概念とする。2は負荷である放電抵抗、3、4はスイッチ(S1、S2)、5および6は互いに直列にして定電流源1に接続されたコンデンサ(公称容量はいずれもC a)、7および8はそれぞれコンデンサ5および6の端子間に接続された電圧検出器で、接続されたコンデンサの電圧が所定の規定電圧(定格電圧)を越えると後述するスイッチ手段にオン信号を、また、定格電圧以下になるとオフ信号を出力する。

【0017】9および10は、それぞれスイッチ手段としての電子スイッチ11および12と直列になって各コンデンサ5および6の端子間に接続された調整コンデンサ(公称容量はいずれもC b)で、電子スイッチ11、12は例えば、GTOやIGBT等の自己消弧型スイッチング素子を使用することができる。13および14は、それぞれ電子スイッチ11および12に逆並列に接続されたダイオードである。

【0018】次に図2を参照して充放電の動作について説明する。図2(a)はコンデンサ5、6の電圧特性パターン、同図(b)は調整コンデンサ9、10の電圧特性パターンを示す。時間t1でスイッチ3(S1)を閉じて定電流源1からコンデンサ5、6の直列接続体に一定の充電電流が供給されると、両コンデンサ5、6の電

圧V1、V2は図2(a)に示すように上昇し、ここでは実際の静電容量がコンデンサ6よりコンデンサ5の方が小さいため、時間t2で電圧V1が先にコンデンサの定格電圧E1に到達する。

【0019】時間t2からコンデンサ5の電圧V1が定格電圧E1を越えようとする、電圧検出器7がこれを検出してオン信号を送出し電子スイッチ11がオンする。これにより定電流源1からの充電電流が調整コンデンサ9に分流して調整コンデンサ9の電圧V<sub>1</sub>が上昇する(図2(b))。ここで、コンデンサ5の電圧V1が定格電圧以下になると電圧検出器7はオフ信号を送出し電子スイッチ11が再びオフする。以上を繰り返すことにより、コンデンサ5の電圧V1は定格電圧一定に保たれ、調整コンデンサ9の電圧V<sub>1</sub>は上昇を続ける。

【0020】時間t3でコンデンサ6の電圧V2と同じ定格電圧E1に到達すると、スイッチ3(S1)は開放されて充電を終了する。調整コンデンサ9の電圧V<sub>1</sub>は電圧E5まで充電されている。時間t3でスイッチ4(S2)が閉じて放電抵抗2が接続されるとコンデンサ蓄電装置は放電を開始し、コンデンサ5、6の電圧V1、V2は降下する。コンデンサ5の電圧V1が調整コンデンサ9の電圧V<sub>1</sub>=E5まで降下すると(時間t4)、コンデンサ5と調整コンデンサ9との電圧が同一となり、ダイオード13が導通して両コンデンサ5、9が並列になって放電する。従って、時間t4後の電圧の降下パターンの傾きは、それまでのコンデンサ5の電圧降下パターンの傾きより緩やかになる。この状態で放電を続けると、時間t8でコンデンサ5、6および調整コンデンサ9のすべての電荷が放電され電圧が零となる。これを図2の一点鎖線部が示している。

$$Ca \cdot (+pa - (-pa)) / 100 = 2 \cdot Ca \cdot pa / 100 \quad \dots(1)$$

が必要となる。ところで、調整コンデンサも複数個存在する場合、その公称容量に対してバラツキが存在する。

【0024】従って、調整コンデンサの必要な公称容量をCb、この公称容量に対する容量バラツキを±pb%

$$Cb \cdot (100 - pb) / 100 \geq 2 \cdot Ca \cdot pa / 100 \quad \dots(2)$$

となり、結局、調整コンデンサの必要公称容量Cbは

$$Cb \geq 2 \cdot Ca \cdot pa / (100 - pb) \quad \dots(3)$$

【0025】なお、電気二重層コンデンサ等の通常の容量バラツキは15%程度であるが、直列に接続される各段のコンデンサを、それぞれ複数のコンデンサ単体を並列接続したもので構成することにより、各段のコンデンサの容量バラツキとしては、確率的に上記数値より小さくなり、調整コンデンサの必要容量を低減することができる。

【0026】従来の分圧抵抗を用いる方式の場合、既述した電力損失の発生という問題に加え、その抵抗単器の発熱量をあまり大きくできない、即ち、抵抗の単器容量をあまり大きくできない。従って、1直列段当り、複数のコンデンサを並列に接続する場合でも、分圧抵抗は各

【0021】元に戻り、時間t5でスイッチ4を開、スイッチ3を閉として充電を再開すると、コンデンサ5、6の電圧V1、V2は上昇して時間t6でコンデンサ5の電圧V1は定格電圧E1に到達する。調整コンデンサ9は、時間t5でダイオード13が開放されるので、以後、その時の充電電圧E6を保っている。時間t6でコンデンサ5の電圧V1が定格電圧E1を越えようとする、再び電圧検出器7がオン信号を送出し、以後、時間t2後と同様、電子スイッチ11がオン、オフを繰り返して調整コンデンサ9への分流がなされてコンデンサ5の電圧V1が定格電圧E1に保たれ、調整コンデンサ9の電圧V<sub>1</sub>は上昇する。時間t7で両コンデンサ5、6の電圧V1、V2が共に定格電圧E1になり、充電動作は終了する。

【0022】即ち、この発明によれば、直列に接続されたコンデンサにおいて、相互に静電容量が異なっても、この差分以上の静電容量を有する補正用の調整コンデンサを並列に電子スイッチを介して接続することにより、各コンデンサの充電を定格電圧まで行い、コンデンサと調整コンデンサとでなる各コンデンサ群の最大充電電荷量の均一化が可能となる。また、放電時には、調整コンデンサの充電電荷まで有効に利用できる。従来のように、分圧抵抗を使用しないので、上記均一化のために電力損失が発生することがない。

【0023】次に、調整コンデンサとして必要となる静電容量について説明する。各コンデンサの公称容量をCa、この公称容量に対する容量バラツキを±pa%とすると、調整コンデンサとしては、コンデンサの最大容量と最小容量との差に相当する容量、即ち、

とすると、調整コンデンサの最小容量、即ち、Cb・(100 - pb) / 100でも、上記(1)式の容量値以上である必要があるため、

(3)式で得られる。

コンデンサ個々に接続する必要がある、全体として構造が複雑となり、部品点数の増大から信頼性も低下せざるを得ない。一方、調整コンデンサを用いた本願発明の場合は、抵抗発熱を伴うものではないので、調整コンデンサやスイッチ手段の単器容量の増大には特に制約はない。従って、前述の通り、1直列段当り複数のコンデンサを並列に接続する場合、その並列接続した合成容量のコンデンサに対して1組の調整コンデンサおよびスイッチ手段を設ける構成を採用することができ、全体としての構造が簡単になるとともにコストも低減するという利点がある。

【0027】実施の形態2. 図3はこの発明の実施の形

態2におけるコンデンサ蓄電装置を示す回路構成図である。なお、この図3では、定電流源1、放電抵抗2およびスイッチ3、4は図示を省略している。また、直列接続されるコンデンサ5等の1段分のみを図示している。図において、15および16は電圧検出器およびこの電圧検出器15からの出力により駆動されるリレーで、リレー16の接点は調整コンデンサ9と直列にしてコンデンサ5の端子間に接続されている。

【0028】次に、充放電の動作を図4を参照して説明する。時間 $t_1$ で充電が開始されると、コンデンサ5、6の電圧はパターンP1、P2に従って上昇し、時間 $t_2$ でコンデンサ5の電圧が定格電圧E1に到達する。電圧検出器15はこれを検出してリレー16を駆動し、その接点を閉路して、充電電流を調整コンデンサ9に分流させる。この時、回路に電流を制限する抵抗器や減流器がないと、コンデンサ5に蓄積した電荷はコンデンサ5と調整コンデンサ9とに分配されて蓄電されるので、コンデンサ5の電圧は瞬時に電圧E3まで降下する。調整コンデンサ9の静電容量Cbとコンデンサ5の静電容量Caとは上述した関係に設定されているので、時間 $t_2$ におけるこの降下した電圧E3は、同時間におけるコンデンサ6の電圧E2より低い値となる。

【0029】電圧検出器15は、一旦定格電圧E1を検出してリレー16の接点を閉路動作させると、この閉路直後の電圧E3よりも更に低い所定の下限電圧E4以下にならないとリレー16の接点を開放する信号を出力しないよう、ヒステリシスを設けてハンチングしない動作特性を持たせている。従って、時間 $t_2$ 後は、コンデンサ5と調整コンデンサ9とが並列に接続され充電動作が進行する。そして、時間 $t_3$ でコンデンサ6の電圧が定格電圧E1に到達して充電を終了する。

【0030】ところで、図4の充放電特性において、もしも、時間 $t_2$ で調整コンデンサ9が投入されてコンデンサ5の電圧が降下したレベルE3が、同時間のコンデンサ6のレベルE2より高くなったとすると、これは、コンデンサが劣化してその容量が不足していることを意味している。従って、上述した電圧関係を判定することにより、長期にわたる使用による個々のコンデンサの容量抜けを検出することができる。

【0031】もっとも、個々のコンデンサのレベルE3とE2との関係を判定することは必要な回路構成が複雑になり必ずしも実用的でない。図5は、比較的簡便な構成でコンデンサの容量抜けを検出することが可能な方式を説明するものである。即ち、コンデンサ5と並列に調整コンデンサ9を接続したときの電圧E3が他の単独のコンデンサ6の電圧E2より高いということは、コンデンサ5と調整コンデンサ9との静電容量の和が単独のコンデンサ6の静電容量より小さくなっていることを意味しているので、充放電を繰り返している内に、定格電圧E1に達し調整コンデンサを接続しても、直列に接続さ

れている他のコンデンサの電圧が定格電圧E1に達する前に、定格電圧E1よりわずかに高く設定された上限電圧Emを越える(図5では時間 $t_4$ )ことになり、この現象を検出して容量抜け(容量劣化)と判定すればよい。従って、電圧検出器15内にコンデンサの電圧が上限電圧Emを越えたことを検出する手段を追加するのみで、コンデンサの容量劣化を簡便確実に判定することができ、この出力により警報の表示等の処理をすればよい。この方式によるコンデンサの容量劣化の検出は、他の実施の形態にそのまま応用できることは言うまでもない。

【0032】実施の形態3。図6はこの発明の実施の形態3におけるコンデンサ蓄電装置を示す回路構成図である。ここでは、電圧検出器17は、コンデンサ5の電圧が定格電圧E1を越えるとサイリスタ素子18(Th)をオンさせる。これによって、コンデンサ5と並列に調整コンデンサ9が接続され、図4で示したと同様に、その電圧はE3まで低下する(時間 $t_2$ )。その後、緩やかに上昇し、時間 $t_3$ で、他のコンデンサ6が定格電圧E1に到達し、ここで、スイッチ3を開、スイッチ4を閉路して放電モードに入ると、調整コンデンサ9の電荷はコンデンサ5と共に放電するがこの時、ダイオード13が導通し、これに従ってサイリスタ素子18は自動的にオフする。再度充電動作に入ると、サイリスタ素子18は、電圧検出器17が定格電圧E1を検出してその出力によりオンするまではオフ状態を保ち調整コンデンサ9は接続されない。従って、リレー式の実施の形態2では必要であった電圧検出器の電圧E4のヒステリシス特性は不要となる。

【0033】実施の形態4。図7はこの発明の実施の形態4におけるコンデンサ蓄電装置を示す回路構成図である。ここでは電圧検出器19は、コンデンサ5の電圧が定格電圧E1を越えると、トランジスタ20のベースに駆動信号を出力し、トランジスタ20をオンしてコンデンサ5と並列に調整コンデンサ9を接続する。その後は、トランジスタ20のコレクタ・エミッタ間の直流をアナログ的に制御してコンデンサ5の電圧を定格電圧E1一定に保つ。即ち、オンオフのスイッチング動作を伴うことなく、アナログの連続制御により、図2で説明したと同様の特性が得られる。

【0034】実施の形態5。図8はこの発明の実施の形態5におけるコンデンサ蓄電装置を示す回路構成図である。図において、21は定電流源、22は負荷、23、24はそれぞれ定電流源21および負荷22の入切を行うスイッチ(SW1、SW2)、25は互いに直列にして定電流源21に接続されたコンデンサ(公称容量Ca)で、ここでは、3個のコンデンサ25が直列に接続された場合を例示している。26はコンデンサ25毎に設けられその端子間電圧を検出して動作する第1の電圧検出手段としての第1の電圧検出回路で、その詳細は後述する。27は調整コンデンサ(公称容量Cb)、28



はサイリスタ素子、29はダイオードである。

【0035】30はコンデンサ25毎に設けられその端子間電圧を検出して動作する第2の電圧検出手段としての第2の電圧検出回路で、その詳細は後述する。31は第2の電圧検出回路30の動作出力であるリレー、32はリレー31の接点で動作する動作表示灯である。33および34は、コンデンサ25の直列接続体の電圧を検出し、この検出電圧が所定の上限值を越えると定電流源21とコンデンサ25群とを切り離す充電回路開放手段としての過電圧検出器およびリレーである。

【0036】図9は図8の第1の電圧検出回路26の詳細構成を示す回路図である。図において、IC1はシステムリセットICで、抵抗R1とR2とからなる分圧器により分圧されたコンデンサ25の電圧を入力し、この入力電圧が所定の第1の規定電圧(先の実施の形態で説明した定格電圧E1に相当する電圧)に達すると、その出力が“H”レベルから“L”レベルに変化する。この出力のレベル変化により、出力側のトランジスタTRがオフし、LED(発光ダイオード)がオンしてサイリスタ素子28に点弧信号を送出する。サイリスタ素子28がオンして調整コンデンサ27がコンデンサ25と並列に接続投入される動作は先の実施の形態3(図6)の場合と同様であるので説明は省略する。

【0037】IC1の検出動作電圧である第1の規定電圧は、抵抗R1、R2の比率を調整することにより行う。IC1の出力側のLEDは、その発光動作により当該直列段の調整コンデンサ27が投入されたことを外部に知らせる表示手段となる。また、このLEDは、通常時(オフ時)、そのダイオードドロップ電圧がサイリスタ素子28へのゲートノイズ等の侵入を防止してその該動作を防止する働きがある。

【0038】図10は図8の第2の電圧検出回路30の詳細構成を示す回路図である。図において、IC2はシステムリセットICで、抵抗R1とR2とからなる分圧器により分圧されたコンデンサ25の電圧を入力し、この入力電圧が所定の第2の規定電圧(ここでは、第1の規定電圧と同一の値に設定されている)に達すると、その出力が“H”レベルから“L”レベルに変化する。但し、このIC2には、遅延用コンデンサCdを接続されており、入力電圧が上記第2の規定電圧に達し、その状態が所定の遅延時間(0.3~1.0sec程度に設定)まで継続したとき、出力レベルが変化する構成となっている。

【0039】IC2の出力変化は、ホトカブラHcを介することにより、コンデンサ25の回路と電気的に絶縁された形で伝送され、表示回路のサイリスタ素子35をオンさせる。これにより、発光ダイオード36が点灯して第2の電圧検出回路30の動作を外部へ表示するとともに、サイリスタ素子35の働きでその表示動作が保持される。リセットスイッチ37を押してこの表示回路を

開放することで、上記表示動作の保持を解除することができる。

【0040】なお、図8に示す第2の電圧検出回路30では、その表示出力回路はリレー31によって動作表示灯32を点灯するものとなっているが、勿論、この方式の表示回路としてもよい。

【0041】次に、第2の電圧検出回路30によりコンデンサ25の容量劣化を検出する動作を図11により説明する。なお、図11は先の実施の形態2で説明した図5と実質的に同等の内容となるものである。図11において、時間t1で充電が開始されると、容量劣化を生じているコンデンサ25はその端子間電圧が他のコンデンサより急勾配で上昇し(P1)、時間t2で第1の規定電圧E1(=第2の規定電圧)に達する。

【0042】これにより、第1の電圧検出回路26は直ちに動作してその出力側のサイリスタ素子28がオンし調整コンデンサ27が投入されコンデンサ25の電圧はE2まで急落する。第2の電圧検出回路30は既述した遅延要素を有しているため、上記電圧の急落により出力動作を行うことなく充電動作が継続することになる。

【0043】当該コンデンサ25の容量劣化のため、調整コンデンサ27投入後もその端子間電圧は他のコンデンサの電圧より高く、時間t3で第2の規定電圧(E1)に達する。調整コンデンサ27は既に投入済であるため、当該コンデンサ25の端子間電圧は上昇を続け、時間t3から第2の電圧検出回路30の遅延要素の時間 $\Delta t$ が経過した時間t4(=t3+ $\Delta t$ )に至ると、第2の電圧検出回路30は出力動作を行い、サイリスタ素子35がオンして発光ダイオード36が表示動作を行う(図10参照)。従って、この時間t4においては、コンデンサ25の端子間電圧は、第2の規定電圧(E1)から、時間 $\Delta t$ 経過による電圧上昇分 $\Delta E$ 加わったE1+ $\Delta E$ =Emとなっている。つまり、先に指摘した通り、図5で説明したと同等の容量劣化検出動作特性が得られる訳である。

【0044】なお、図8、図10では、第2の電圧検出回路30の検出動作により表示出力を行うものとしたが、この表示出力に加えて、例えば、図8のスイッチ23(SW1)を開として充電回路を開放するようにしてもよい。また、充電回路の開放は、コンデンサ直列体全体の電圧が所定の上限值を越えると、これを過電圧検出器33で検出してリレー34を動作させその接点を開放する方式としてもよい。更に、充電回路の開放は、すべての第1の電圧検出回路26から検出信号が出力されたとき、即ち、すべての段の調整コンデンサ27が投入されたときに、スイッチ23(SW1)を開放する方式としてもよい。また、上述した各方式を併用して充電回路を開放するようにしてもよい。

【0045】なお、図8~図10の説明では、第1の電圧検出回路26および第2の電圧検出回路30はそれぞれ

れ互いに個別、独立の構成のものとしているが、両者の動作規定電圧を同一とする場合は、抵抗R1とR2とからなる分圧器を共用する構成とできる。これにより、調整部分の構造が簡単となり、かつ、両者の規定電圧が確実に同一となるので、両者の動作協調を第2の電圧検出回路30の遅延要素の設定のみで行うことができるという利点がある。勿論、両者を独立構成としておけば、規定電圧を互いに異なる値に設定することが可能である。

【0046】実施の形態6. ここでは、各コンデンサに電気二重層コンデンサを使用した場合の、最適な構成例について説明する。今、例えば、9個のコンデンサを3直列、3並列に接続してなるコンデンサ蓄電装置を想定した場合、以上で説明した調整コンデンサ、スイッチ手段、電圧検出回路等の接続方式として図12(a)

(b)に示す方式が考えられる。但し、図12では、図示の簡略化のため、これら調整コンデンサ等は1個のブロックで表示している。図12(a)は、調整コンデンサ等をコンデンサ1個毎に接続するもの、同図(b)は、並列接続したコンデンサの直列段毎に接続するものである。

【0047】(b)の方式は、(a)の方式に比較して、調整コンデンサ等の個数を減らすことができるだけでなく、先に、(1)～(3)式により説明したコンデンサの容量偏差を管理、即ち、互いに並列に接続されるコンデンサ群間の合成容量の偏差がコンデンサ個々の容量偏差より小さくなるよう、各コンデンサの容量偏差を加味してその接続位置を配分することにより、調整コンデンサの必要容量を低減することができる。

【0048】そして、電気二重層コンデンサへの適用を検討した場合、上記(b)の方式が、上述した利点とは別に、極めて好都合であることが判明した。即ち、電気二重層コンデンサはその内部構造において、アルミ電極と活性炭シートからなる電極シートとの間の電気抵抗や、活性炭粒子間の接触抵抗等を小さい値に保つために、それらの接触面に圧力を加える必要がある。この場合、筒形状のコンデンサはその巻回時に張力を加えて圧力を保持させることができるが、直方体形状の積層タイプのコンデンサでは外部からパネ等を介して加圧する必要がある。

【0049】図13は、図12(b)の方式を採用した場合の電気二重層コンデンサの構成例を示す。即ち、図12(b)の1直列段分、例えば、コンデンサC11、C21、C31およびこの段の調整コンデンサの計4個のコンデンサを、図13に示すように、略コ字状のフレームに収容して1モジュールとし、このモジュール単位で図示矢印に示すように、外力を加えて各コンデンサに共通の圧力を供給する。各コンデンサ内の接続も並列接続であるので、一対のブスバーを並列に配置すればよく極めて構造が簡単で製作も容易となる。コンデンサの容量劣化をモジュール単位で検出しているの、実際に容

量劣化が検出された場合は、このモジュール単位で取替、修復等の保守を行えばよい。また、調整コンデンサの容量をこれに接続されるコンデンサC11等の容量より大きく設定しておけば、長年の使用による経年劣化により並列接続されるコンデンサのいずれかが故障して容量が減少しても、調整コンデンサを接続してその余裕分の容量を活用することでコンデンサ蓄電装置として正常に運転を継続することができる。調整コンデンサの容量を上回る容量の劣化が生じたときは、第2の電圧検出回路による劣化検出機能が作用することになる。

【0050】図12(a)の方式の場合は、直列接続されたコンデンサ、例えば、コンデンサC11、C12、C13を1モジュールとして構成することになるので、各コンデンサ間の接続構成が複雑になるとともに、1個のコンデンサの容量劣化が検出された場合にも、他の正常なコンデンサを含むモジュール単位で保守を行わざるを得ず、コンデンサ単体毎に複雑で詳細な劣化検出を行う意味が減殺される。

【0051】

【発明の効果】以上のように、この発明に係るコンデンサ蓄電装置は、複数のコンデンサを直列に接続し、この直列接続体に定電流源を接続して上記コンデンサを充電するコンデンサ蓄電装置において、上記コンデンサ毎に設けられその端子間電圧を検出しこの検出電圧が所定の第1の規定電圧に達すると検出信号を出力する第1の電圧検出手段、上記コンデンサ毎の端子間に接続された、調整コンデンサとスイッチ手段との直列接続体、および上記コンデンサ毎に設けられその端子間電圧を検出しこの検出電圧が所定の第2の規定電圧に達すると検出信号を出力する第2の電圧検出手段を備え、充電動作時、上記第1の電圧検出手段から検出信号が出力されると当該第1の電圧検出手段が接続されたスイッチ手段を閉路することにより、上記直列接続された各コンデンサ群の最大充電電荷量の均一化を可能とするとともに、上記第2の電圧検出手段から検出信号が出力されると当該第2の電圧検出手段が接続されたコンデンサが容量劣化していると判定するようにしたので、第1の電圧検出手段に基づく調整コンデンサの投入により、電力損失を発生する分圧抵抗を使用することなく、各段のコンデンサを規定電圧一定に充電することができ、低損失で設備利用率の高いコンデンサ蓄電装置を提供することができる。また、第2の電圧検出手段により、各コンデンサの容量劣化を検出することができる。

【0052】また、この発明に係るコンデンサ蓄電装置は、その第1および第2の規定電圧を同一値とし、第2の電圧検出手段の検出信号の出力応答を第1の電圧検出手段の検出信号の出力応答より遅くしたので、第1、第2の電圧検出手段の出力応答に差を設けるだけの簡単な設定により、誤動作のない確実な容量劣化検出動作特性が得られる。

【0053】また、この発明に係るコンデンサ蓄電装置は、そのコンデンサの端子間電圧を分圧器を介して検出するものとし、第1および第2の電圧検出手段は上記分圧器を共用するようにしたので、電圧検出手段の構成が簡単となる。

【0054】また、この発明に係るコンデンサ蓄電装置は、その第2の電圧検出手段からの検出信号により容量劣化と判定したコンデンサを他のコンデンサと識別可能に表示するコンデンサ劣化表示手段を備えたので、複数のコンデンサの中から容量劣化が発生したコンデンサを確実に判別することができる。

【0055】また、この発明に係るコンデンサ蓄電装置は、その全ての第1の電圧検出手段から検出信号が出力されたとき定電流源とコンデンサ群とを切り離す充電回路開放手段を備えたので、全ての調整コンデンサが投入された以降に生じ得る過電圧印加が防止され、コンデンサ蓄電装置としての安全信頼性が高まる。

【0056】また、この発明に係るコンデンサ蓄電装置は、その第2の電圧検出手段からの検出信号により定電流源とコンデンサ群とを切り離す充電回路開放手段を備えたので、容量劣化が生じたコンデンサへの過電圧印加が防止され、コンデンサ蓄電装置としての安全信頼性が高まる。

【0057】また、この発明に係るコンデンサ蓄電装置は、そのコンデンサの直列接続体の電圧を検出し、この検出電圧が所定の上限值を越えると定電流源とコンデンサ群とを切り離す充電回路開放手段を備えたので、個々のコンデンサの状態と関係なく、コンデンサ蓄電装置全体としての過電圧印加が防止され、その安全信頼性が確保される。

#### 【図面の簡単な説明】

【図1】 この発明の実施の形態1におけるコンデンサ蓄電装置を示す回路構成図である。

【図2】 図1の充放電動作を説明する図である。

【図3】 この発明の実施の形態2におけるコンデンサ蓄電装置を示す回路構成図である。

【図4】 図3の充放電動作を説明する図である。

【図5】 コンデンサの容量劣化を検出する動作を説明する図である。

【図6】 この発明の実施の形態3におけるコンデンサ蓄電装置を示す回路構成図である。

【図7】 この発明の実施の形態4におけるコンデンサ蓄電装置を示す回路構成図である。

【図8】 この発明の実施の形態5におけるコンデンサ蓄電装置を示す回路構成図である。

【図9】 図8の第1の電圧検出回路26の詳細を示す回路構成図である。

【図10】 図8の第2の電圧検出回路30の詳細を示す回路構成図である。

【図11】 実施の形態5におけるコンデンサの容量劣化を検出する動作を説明する図である。

【図12】 この発明の実施の形態6を説明するための回路構成図である。

【図13】 この発明の実施の形態6におけるコンデンサ蓄電装置の1モジュールの構造を示す図である。

【図14】 従来のコンデンサ蓄電装置を示す回路構成図である。

【図15】 図14の充放電動作を説明する図である。

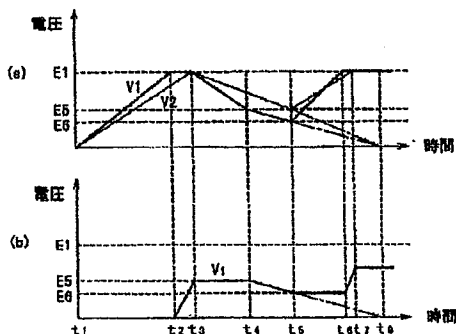
【図16】 同一電圧まで充電可能な場合を仮定した特性図である。

【図17】 従来のコンデンサ蓄電装置の他の一例を示す回路構成図である。

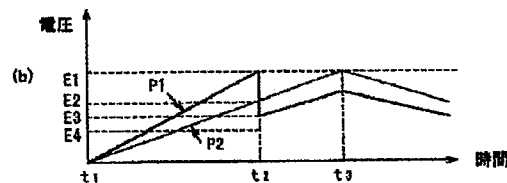
#### 【符号の説明】

1, 21 定電流源、5, 6, 25 コンデンサ、7, 8, 15, 17, 19 電圧検出器、9, 10, 27 調整コンデンサ、11, 12 電子スイッチ、13, 14, 29 ダイオード、16, 31, 34 リレー、18, 28 サイリスタ素子、20 トランジスタ、26 第1の電圧検出回路、30 第2の電圧検出回路、32 動作表示灯、33 過電圧検出器、36 発光ダイオード、R1, R2 分圧抵抗。

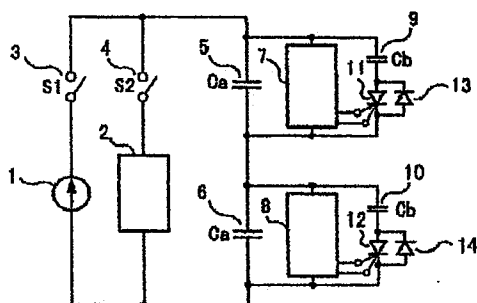
【図2】



【図4】

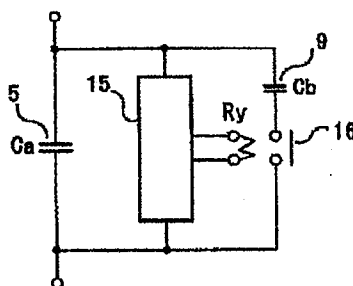


【图 1】



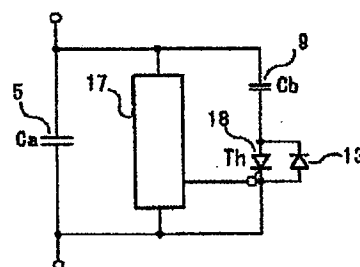
- 1: 定電流源  
2: 放電抵抗  
5, 6: コンデンサ  
7, 8: 電圧検出器  
9, 10: 調整コンデンサ  
11, 12: 電子スイッチ  
13, 14: ダイオード

【图 3】



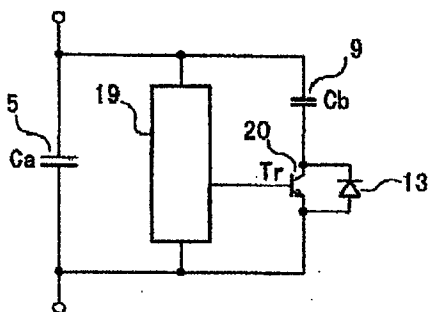
- 15 : 電圧検出器  
16 : リー

【図6】

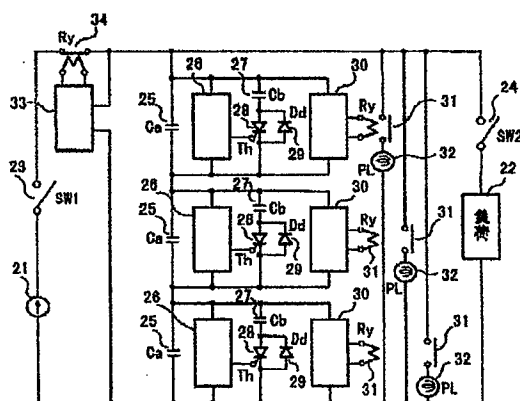


- 17: 電圧検出器  
18: サイリスタ素子

【图 8】

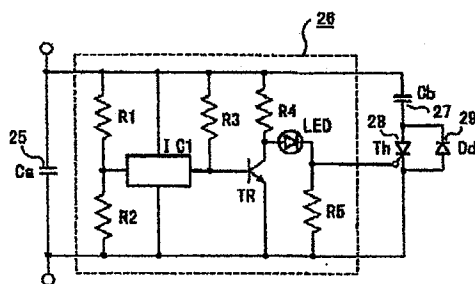


- 19 : 電圧検出器  
20 : トランジスタ



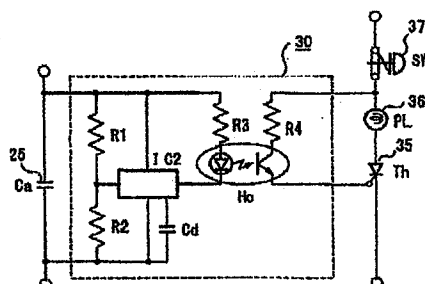
- |               |               |
|---------------|---------------|
| 21: 定電流源      | 29: ギイト       |
| 26: コンデンサ     | 30: 第2の電圧検出回路 |
| 26: 第1の電圧検出回路 | 31: リレー       |
| 27: 調整コンデンサ   | 32: 動作表示灯     |
| 28: ダイオード素子   |               |

【図9】

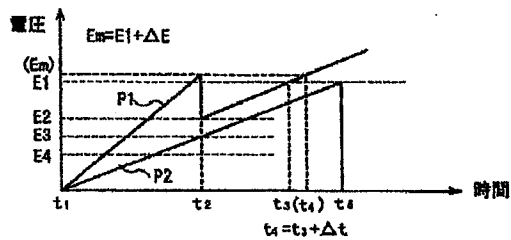


R1, R2: 分圧抵抗

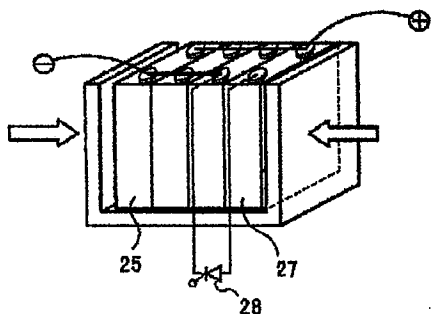
【図10】



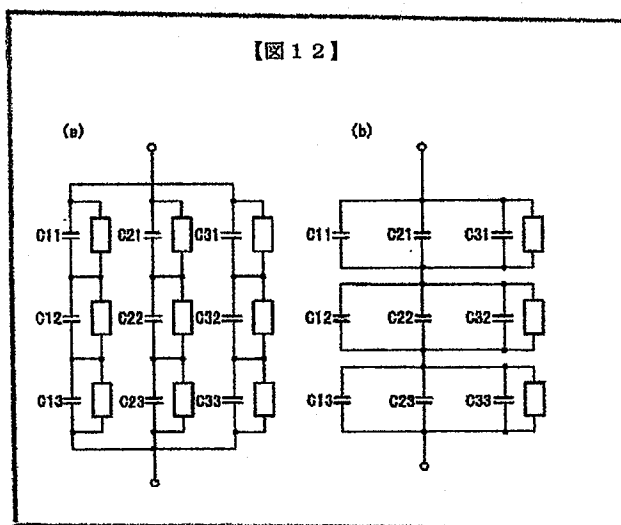
【図11】



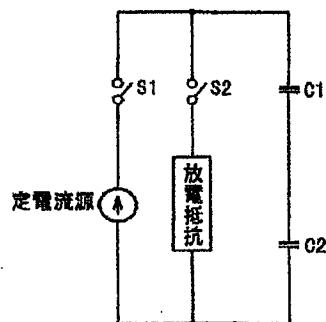
【図13】



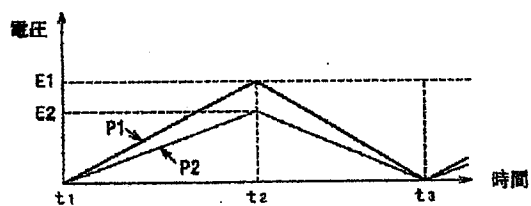
【図12】



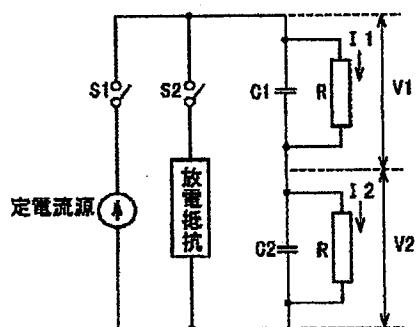
【図14】



【図15】



【図17】



【図16】

